

JAPANESE

[JP,2002-203963,A]

CLAIMS DETAILED DESCRIPTION TECHNICAL FIELD PRIOR ART EFFECT OF THE INVENTION
TECHNICAL PROBLEM MEANS DESCRIPTION OF DRAWINGS DRAWINGS

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A manufacture method of a semiconductor device characterized by having the 1st production process which carries out the mask of the non-opening of concavo-convex structure which has semiconductor trench structure or the Kushigata cross-section configuration of the 1st conductivity type, and the 2nd production process which a semiconductor epitaxial layer of the 2nd conductivity type is grown up alternatively, and embeds said semiconductor trench structure or crevice by said semiconductor epitaxial layer in the interior of said semiconductor trench structure, or a crevice.

[Claim 2] A manufacture method of a semiconductor device according to claim 1 that a manufacture method of said concavo-convex structure is characterized by having the 1st production process which carries out the mask of a part of surface of a semiconductor substrate of the 1st conductivity type, and the 2nd production process which forms concavo-convex structure of growing up a semiconductor epitaxial layer of the 1st conductivity type or the 2nd conductivity type into a portion by which a mask is not carried out at this 1st production process alternatively, and having a cross-section configuration of Kushigata into it.

[Claim 3] A manufacture method of a semiconductor device characterized by having the 1st production process which carries out the mask of a part of surface of a semiconductor substrate of the 1st conductivity type, and the 2nd production process which forms concavo-convex structure of growing up a semiconductor epitaxial layer of the 1st conductivity type or the 2nd conductivity type into a portion by which a mask is not carried out at this 1st production process alternatively, and having a cross-section configuration of Kushigata into it.

[Claim 4]-A manufacture method of a semiconductor device according to claim 1 characterized by using the rectilinear propagation nature of the atomic line by epitaxy using the atomic line or a molecular beam, or a molecular beam, suppressing growth of said semiconductor trench structure or a side wall of a crevice, carrying out epitaxial growth only of the pars basilaris ossis occipitalis alternatively, and embedding.

[Claim 5] A manufacture method of a semiconductor device according to claim 4 characterized by an angle component of movement of an atom contained in said atomic line or molecular beam or a molecule being that to which bearing is equal within 6 degrees from a perpendicular direction of a substrate.

[Claim 6] A manufacture method of a semiconductor device according to claim 1 characterized by using the anisotropy growth effect by vapor growth or liquid phase grown method, suppressing growth of said semiconductor trench structure or a side wall of a crevice, preventing closing opening and space remaining in the interior, carrying out epitaxial growth only of the pars basilaris ossis occipitalis alternatively, and embedding.

[Claim 7] A manufacture method of a semiconductor device according to claim 6 characterized by using said liquid phase epitaxy, vapor-depositing a metal of the same component as melt beforehand to said semiconductor trench structure or a wall of a crevice in order to prevent a phenomenon in which melt does not permeate into the interior of said semiconductor trench structure, or a crevice with surface tension, and making melt permeate into the interior of said semiconductor trench structure, or a crevice at the time of growth.

[Claim 8] A manufacture method of a semiconductor device according to claim 1, 2, or 3 that an angle component of movement of an atom contained in said atomic line or molecular beam by the atomic line or molecular beam epitaxy or a molecule is characterized by growing up said epitaxial layer by that to which bearing is equal within 6 degrees from a perpendicular direction of said semiconductor substrate.

[Claim 9] A manufacture method of a semiconductor device according to claim 8 characterized by making into less than 6 degrees an angle component of movement of an atom contained in said atomic line or molecular beam by preparing a pillar in the air in a feed hopper of said atomic line or a molecular beam, or a molecule from a perpendicular direction of said semiconductor substrate.

[Claim 10] claim 1 characterized by field bearing of the surface of this semiconductor substrate being a field (110) by said semiconductor substrate consisting of silicon thru/or 9 -- a manufacture method of a semiconductor device given in either.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the manufacture method of the semiconductor device which equipped details with the end-fire array semiconductor structure for reconciling a raise in pressure-proofing and the formation of high current capacity applicable to MOSFET (insulated gate field effect transistor), IGBT (insulated-gate bipolar transistor) and a high Power transistor, diode, etc., and its structure more about the manufacture method of a semiconductor device.

[0002]

[Description of the Prior Art] In order that the conventional high resisting pressure semiconductor device may obtain high breakdown voltage, in order to establish the drift region of high specific resistance in a principal current path, there was a problem that the voltage drop of this portion became large and ON state voltage became high as the thing of high pressure-proofing.

[0003] It constitutes from a juxtaposition pn layer which carried out the laminating of the field of n mold which raised high impurity concentration for the drift layer, and p mold by turns as solution over this problem, and the semiconductor device of the structure which depletion-izes at the time of an OFF state, and paid pressure-proofing is indicated by JP, 2-54661, B, a U.S. Pat. No. 5216275 specification, and JP, 7-7154, A.

[0004]

[Problem(s) to be Solved by the Invention] In order to form such super-cementation structure, the method of embedding trench structure with epitaxial growth and the method of repeating epitaxial growth and ion implantation on a planar substrate have been used.

[0005] However, there were two troubles in the method of forming trench structure and embedding this trench section. In order that the damage by etching may remain in a substrate and may remove this damage, the production process of that trouble [1st] increases, and also it is the process which forms the high trench structure of an aspect ratio, and is a trouble that the damage which cannot be removed remains.

[0006] Moreover, the 2nd trouble is a trouble that it is necessary to embed the very deep trench structure where an aspect ratio is before and after ten, the opening of a trench is closed during growth, and space remains in the interior of a trench, when based on the conventional epitaxial growth technology. The indicator which solves this problem by the epitaxial growth to a trench was not given until now.

[0007] Moreover, by the formation method which repeats epitaxial growth and ion implantation, since a routing counter increased, the cost of the resisting pressure structured division became very high, and a process damage and impurity contamination increased by the repeat of lithography and ion implantation, and there was a trouble of deteriorating crystal quality. Moreover, since this method was the method of opening the impurity which drove in and made ion the specific location by thermal diffusion, it had the problem that the impurity distribution in a super-cementation field was uniform, and this heterogeneity made a device property unstable.

[0008] The place which this invention was made in view of such a problem, and is made into the purpose forms the concavo-convex structure equivalent to trench structure of having the cross-section configuration of Kushigata, with alternative epitaxial growth, and is to offer the manufacture method of the semiconductor device which mass-produces quality concavo-convex structure by low cost by the damage free-lancer.

[0009] Moreover, other purposes of this invention embed trench structure or concavo-convex structure with certainly sufficient mass-production nature with 1 time of epitaxial growth, and are to offer the manufacture method of the semiconductor device which mass-produces quality super-cementation structure by low cost by the damage free-lancer.

[0010]

[Means for Solving the Problem] In order to attain such a purpose, this invention according to claim 1 The 1st production process which carries out the mask of the non-opening of concavo-convex structure of having semiconductor trench structure or the Kushigata cross-section configuration of the 1st conductivity type. It is characterized by having the 2nd production process which a semiconductor epitaxial layer of the 2nd conductivity type is grown up alternatively, and embeds said semiconductor trench structure or crevice by said semiconductor epitaxial layer in the interior of said semiconductor trench structure, or a crevice.

[0011] Moreover, the 1st production process to which, as for invention according to claim 2, a manufacture method of said concavo-convex structure carries out the mask of a part of surface of a semiconductor substrate of the 1st conductivity type in invention according to claim 1. A semiconductor epitaxial layer of

the 1st conductivity type or the 2nd conductivity type is alternatively grown up into a portion by which a mask is not carried out at this 1st production process, and it is characterized by having the 2nd production process which forms concavo-convex structure of having a cross-section configuration of Kushigata.

[0012] Moreover, invention according to claim 3 is characterized by having the 1st production process which carries out the mask of a part of surface of a semiconductor substrate of the 1st conductivity type, and the 2nd production process which forms concavo-convex structure of growing up a semiconductor epitaxial layer of the 1st conductivity type or the 2nd conductivity type into a portion by which a mask is not carried out at this 1st production process alternatively, and having a cross-section configuration of Kushigata.

[0013] Moreover, invention according to claim 4 is characterized by using the rectilinear propagation nature of the atomic line by epitaxy using the atomic line or a molecular beam, or a molecular beam, suppressing growth of said semiconductor trench structure or a side wall of a crevice, carrying out epitaxial growth only of the pars basilaris ossis occipitalis alternatively, and embedding in invention according to claim 1.

[0014] Moreover, invention according to claim 5 is characterized by an angle component of movement of an atom contained in said atomic line or molecular beam or a molecule being that to which bearing is equal within 6 degrees from a perpendicular direction of a substrate in invention according to claim 4.

[0015] Moreover, invention according to claim 6 is characterized by using the anisotropy growth effect by a vapor growth or liquid phase grown method, suppressing growth of said semiconductor trench structure or a side wall of a crevice, preventing closing opening and space remaining in the interior, carrying out epitaxial growth only of the pars basilaris ossis occipitalis alternatively, and embedding in invention according to claim 1.

[0016] Moreover, in invention according to claim 6, invention according to claim 7 uses said liquid phase epitaxy, it vapor-deposits a metal of the same component as melt beforehand to said semiconductor trench structure or a wall of a crevice in order to prevent a phenomenon in which melt does not permeate into the interior of said semiconductor trench structure, or a crevice with surface tension, and it is characterized by making melt permeate into the interior of said semiconductor trench structure, or a crevice at the time of growth.

[0017] Moreover, it is characterized by invention according to claim 8 growing up said epitaxial layer by that to which bearing is [an angle component of movement of an atom contained in said atomic line or molecular beam by the atomic line or molecular beam epitaxy, or a molecule] equal within a perpendicular direction of said semiconductor substrate to 6 degrees in invention according to claim 1, 2, or 3.

[0018] Moreover, invention according to claim 9 is characterized by making into less than 6 degrees an angle component of movement of an atom contained in said atomic line or molecular beam, or a molecule from a perpendicular direction of said semiconductor substrate in invention according to claim 8 by preparing a pillar in the air in a feed hopper of said atomic line or a molecular beam.

[0019] moreover, invention according to claim 10 -- claim 1 thru/or 9 -- in invention given in either, said semiconductor substrate consists of silicon and it is characterized by field bearing of the surface of this semiconductor substrate being a field (110).

[0020] That is, in order to attain the purpose of this invention, it is desirable to introduce high epitaxial growth technology of selectivity between fields. There are the following two methods as a method of raising a selection ratio.

[0021] The 1st is the method of applying the atomic line or a molecular beam only to a specific field using the rectilinear propagation nature of a molecule, and growing up alternatively by the epitaxy method using the atomic line or a molecular beam. That is, it is the method of applying the atomic line or a molecular beam only to a pars basilaris ossis occipitalis of trench structure or concavo-convex structure alternatively, urging epitaxial growth, making it hard to hit a side wall, suppressing growth of a side wall, and making it opening not closed in epitaxial growth.

[0022] The 2nd is the method of performing selective growth using a difference of growth in a field where a growth rate is slow, and growth in a field where a dry area and a growth rate to like are quick using the anisotropy growth effect, flattening being carried out, and it being easy to be stabilized. this anisotropy growth effect -- liquid phase epitaxy (LPE; Liquid Phase Epitaxial) -- although it appears most notably in law -- vapor growth (CVD; Chemical Vapor Deposition) -- it can obtain also by law and can obtain slightly also by the epitaxy method using the atomic line or a molecular beam. In this case, a field which is easy to carry out flattening as a side wall of trench structure or concavo-convex structure is chosen, a dry area and a cone side are chosen as a base, a growth rate at the bottom is gathered, and it is made for opening not to be closed in epitaxial growth.

[0023]

[Embodiment of the Invention] Hereafter, the example of this invention is explained with reference to a drawing.

[Operation gestalt of ** 1st] drawing 1 is the cross section of the super-cementation structure concerning the 1st operation gestalt of this invention, and drawing 2 - drawing 10 are the cross sections having shown the main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention. This invention is concerned with the structure and the manufacture method of a resisting pressure field, and source structure and drain structure are arbitrary. Therefore, it is applied to IGBT (insulated-gate mold bipolar transistor), a bipolar transistor, a GTO thyristor, diode, etc.

[0024] Hereafter, the manufacture method of the super-cementation structure concerning the 1st operation gestalt is explained based on drawing 2 - drawing 10. First, as shown in drawing 2, the n-type-semiconductor substrate 1 of low resistance is prepared. Subsequently, the insulator layers 2, such as an oxide film used as the mask of epitaxial growth or a nitride, are formed in the surface field of this

n-type-semiconductor substrate 1. Subsequently, as shown in drawing 3, stripe-like ***** 2a is formed in an insulator layer 2 using the mask which is not illustrated. ***** 2a of a stripe and width of face of the mask section are set to 1 micrometer thru/or about 20 micrometers.

[0025] Subsequently, as are shown in drawing 4, and the epitaxial layer 3 of n mold which rose steeply at right angles only to ***** 2a is formed alternatively and it is shown in drawing 5 by the epitaxy using the atomic line or a molecular beam, or CVD or LPE, the concavo-convex structure of having the cross-section configuration of Kushigata is acquired. For example, when trench width of face is set to 5 micrometers in a 600V resisting pressure article, according to a U.S. Pat. No. 5216275 specification, the thickness of n mold epitaxial layer 3, i.e., the concavo-convex depth, is set to about 50 micrometers, and high impurity concentration is set to abbreviation $2 \times 10^{16} \text{cm}^{-3}$.

[0026] When using silicon as a material and performing epitaxial growth using the atomic line or a molecular beam, growth conditions are set up as follows. Three kinds of next things can be used for the source of silicon. The 1st is the gas source and may use SiH_3Cl containing a halogen besides being Si_2H_6 , SiH_4 , etc. as distributed gas, SiH_2Cl_2 , and SiHCl_3 and SiCl_4 . The 2nd is Si solid-state source, may carry out reevaporation of this by electron beam irradiation, and may supply a molecular beam. Similarly the 3rd is Si solid-state source, and may supply the molecular beam by the Knudsen Cell.

[0027] moreover -- in order to carry out n mold doping by the epitaxy using the atomic line or a molecular beam -- AsH_3 of As or P of the solid-state source, or the gas source -- or it uses PH_3 . In order to carry out p mold doping, the III group molecular beam of B or BH_3 grade is used.

[0028] When carrying out selective growth by the epitaxy using the atomic line or a molecular beam, the rectilinear propagation nature of an incidence atomic molecule line is used. That is, the amount of incidence of the molecular beam to ***** 2a considers as the conditions which become large a single figure and more than it rather than the amount of incidence of the molecular beam to the side wall of an epitaxial layer 3, and it is made for an epitaxial layer 3 to be extended to a perpendicular chisel by making almost perpendicular the direction of incidence of a molecular beam 6 to a substrate 1, as shown in drawing 4.

[0029] The ambient atmosphere of the growth chamber of the epitaxy equipment using the atomic line or a molecular beam is 10-3Torr to 10-10Torr. Since it is the ultra-high vacuum of a range, if the molecular beam with which bearing gathered from the various sources mentioned above since the average free production process of a molecule was long enough is supplied, the selective growth using rectilinear propagation nature will become possible. As for the angle component of the molecular motion included in a molecular beam, it is desirable for bearing to have gathered within 6 degrees ($\tan 6 \text{ degree} \approx 0.1$).

[0030] Therefore, as shown in drawing 12, it is good to remove the molecule which has the motion velocity component which separated the pillar 8 of the hollow for adsorption greatly from the direction perpendicular to anchoring and a substrate 1 in the outlet of the molecular beam from the molecular-beam source 7. Here, as for length L at the time of making the pillar 8 in the air cylindrical, it is desirable that they are 5 times of aperture r thru/or about 20 times. It is good for 1mm thru/or 10cm, and L to set aperture r to 5mm thru/or about 200cm with actual equipment. A component decreases as the angle component of the movement direction included in the molecular beam supplied at this time is parallel to the pillar 8 in the air, its rate that a molecule with the speed of a direction perpendicular to a substrate occupies is the highest and it shifts from a direction perpendicular to a substrate, and most components shifted 6 degrees or more are not contained. Therefore, when the attainment molecule was incorporated by the crystal with deposit efficiency 1 and approximated, the growth rate to the longitudinal direction of an epitaxial layer 3 becomes 10% or less compared with the growth rate to the upper part of an epitaxial layer 3.

[0031] It is good during growth to carry out the parallel displacement of the substrate at the same time it forms the pillars 8a-8c of the hollow for two or more molecular-beam adsorption and supplies a molecular beam from two or more feed hoppers of the molecular-beam source 7, as shown in drawing 13 when using the atomic line or a molecular beam for a substrate with a large area and performing epitaxial growth. Moreover, in order to raise the homogeneity within a field, without the molecular beam which has a bias in specific bearing continuing carrying out incidence at least to each part on the surface of a substrate at the same time it equalizes the bias of the velocity component of an attainment molecular beam, it is good during growth to make a substrate rotate.

[0032] For example, when the diameter R of a substrate sets to 30cm, three feed hoppers of a molecular beam with an aperture of 1cm are prepared. The gap d between adjacent feed hoppers is set to 5cm, and sets distance D from the tip of a feed hopper to a substrate to 50cm.

[0033] As mentioned above, in order that an angle component may supply to homogeneity the molecular beam which was equal to less than 6 degrees from the perpendicular direction of a substrate, generally the mechanical design of the epitaxial growth equipment using the atomic line or a molecular beam is good to carry out as follows. It is referred to as $R/2 = nd$ when the number of feed hoppers is generally set to n. Moreover, the conditions of $d/D \leq 0.1 \times \tan 6^\circ$ are fulfilled. A molecular beam is supplied to all the locations on a substrate by this, and the deviation of a molecular beam is extracted to less than 6 degrees. Moreover, the vacuum chamber for growth does not become huge.

[0034] Substrate temperature under growth is made into 0 degree C thru/or 1000 degrees C, the supply pressure of a molecular beam is set on the substrate surface, and they are 10-3Torr thru/or 10-10Torr. It carries out. A growth rate is good to consider as the range of 0.01 micrometer/h thru/or 100 micrometer/h. Here, it is necessary to choose growth conditions so that polycrystal may not be formed on the insulator layer 2 shown in drawing 3.

[0035] Moreover, even if the polycrystal of a minute amount is formed, it must hold down to the range which does not affect growth of an epitaxial layer 3. If these conditions are considered, the most suitable growth

conditions will serve as substrate temperature of 600 degrees C – 800 degrees C, and a growth rate of 1 micrometer – about 2 micrometers. Moreover, selectivity can be raised, if a laser light exposure and a synchrotron orbital radiation exposure are performed to the substrate surface during growth in order to suppress formation of polycrystal.

[0036] Moreover, in order to suppress generation of polycrystal, it is also effective to supply the gas containing a halogen. A halogen has the etching effect and has the effect which removes the polycrystal temporarily formed in the surface of an insulator layer 2. Therefore, it is also effective to use SiHCl₃ and SiCl₄ which contain many halogens as the gas source of epitaxy using the atomic line or a molecular beam, or to add HCl auxiliary, and to supply with Si₂H₆ and SiH₄.

[0037] Furthermore, since selectivity is raised, in addition to the rectilinear propagation nature of a molecular beam, the effect of the anisotropy of epitaxial growth can also be adopted. In this case, the field exposed to ***** 2a is unstable, and it is good to make it become a dry area and field bearing which becomes empty and where a growth rate is early.

[0038] For example, when using a silicon substrate, it is advantageous to expose a field (111) on the side of the epitaxial layer 3 which made the field (110) field bearing on the surface of a substrate, made the direction of a stripe of ***** the <112> directions, and was formed of epitaxial growth. Even if the field (111) of silicon has the property which carries out flattening and becomes stable, it is hard to make a nucleus required for growth and a nucleus is formed temporarily, the reason is removed by the etching effect and cannot maintain growth.

[0039] The field (111) of silicon is exposed as a side wall of an epitaxial layer 3, and there are two advantages to stabilize. As the 1st grows an epitaxial layer 3, it is preventing extending an epitaxial layer 3 in a longitudinal direction, and filling a crevice. In case the 2nd embeds a crevice with epitaxial growth further so that it may mention later, they are to prevent a opening's spreading in a longitudinal direction and a cavity remaining in bulk.

[0040] In order to stabilize a side wall more and to control a growth rate, it is good to use the etching effect. Even if a crystalline nucleus is generated by the side wall, this will be removed by etching, will check growth and will be as near as the etching effect in the surface of an insulator layer. In order to heighten the etching effect, it is desirable to supply the gas containing a halogen like the case on an insulator layer.

[0041] On the other hand, since a field (110) tends to absorb a dry area and the atom which becomes empty, as for the field (110), a growth rate becomes quick rather than a field (111). Therefore, it is good to make the upper surface into a field (110), for forming the long epitaxial layer 3 in a lengthwise direction, to make the direction of a stripe into the <112> directions, and to make it a field (111) appear in a side wall as a result.

[0042] It is good to choose bearing where the substrate whose surface is not a field (100) or (111) a field is used, and a field (100) or (111) a field appears in the side for the same reason when using a gallium arsenide substrate as a material.

[0043] When using CVD for epitaxial growth, growth conditions are good to make substrate temperature into the range of 1000 degrees C thru/or 1700 degrees C, to supply gas, such as SiH₄, SiHCl₃, and SiH₆, and to consider as the growth rate of the range of 0.1 micrometer/h to 100 micrometer/h. At this time, when carrying out p mold doping, when carrying out n mold doping, III group content molecule gas, such as BH₃, is supplied to V group content molecules, such as AsH₃ and PH₃, and is supplied to coincidence.

[0044] When using LPE for epitaxial growth, growth conditions are set up as follows. It is good to melt in the melt of metals, such as Sn of the range of 600 to 1000 degrees C, and In, until it will be in a saturation state about Si, to make the substrate of the same temperature contact, to lower the temperature gradually, and to consider as the growth rate of the range of 0.1 micrometer/h to 100 micrometer/h. In LPE, although Sn and In which are the component of melt are determined according to a phase diagram, they are hard to be incorporated in a silicon crystal.

[0045] However, since it will be incorporated at several % to about 10% of a rate, when using LPE, the technical problem that high impurity concentration is lowered remains. When carrying out n mold dope by LPE, when carrying out p mold dope of the V group elements, such as As or P, III group elements, such as B aluminum, and Ga, are melted in melt, respectively, and melt is grown up into it. Moreover, when using In for melt, In is incorporated and it becomes p mold dope automatically.

[0046] In CVD and LPE, selective growth is performed using the anisotropy growth effect. The explanation about the anisotropy growth effect is the same as the principle which was expressed using said atomic line or molecular beam in the case of epitaxial growth. Especially the growth suppression effect by facet formation of a silicon (111) side has strongest LPE, and, subsequently is strong in order of epitaxy using CVD, the atomic line, or a molecular beam. [of LPE] Therefore, compared with epitaxial growth, stronger anisotropy growth can be obtained using the atomic line or a molecular beam. This point is a difference with the epitaxial growth which uses the rectilinear propagation nature of the atomic line or a molecular beam fundamentally.

[0047] Thus, either method of epitaxy, and CVD and LPE is used using the atomic line or the molecular beam mentioned above, and the concavo-convex structure of having the cross-section configuration of Kushigata as shown in [drawing 5](#) can be formed taking advantage of the feature of the growth principle.

[0048] As shown in [drawing 11](#), the insulator layer 2 which was used as a mask of epitaxial growth and which was shown in [drawing 5](#) is removed from the substrate 1 which has the concavo-convex structure by which n mold dope was carried out. Subsequently, an insulator layer 4 is newly formed in the field of non-opening on the surface of a substrate as a mask of the epitaxial growth described below.

[0049] In [drawing 5](#), after growth of an epitaxial layer 3 is completed, processing explained below is

performed. First, nitride 2b is deposited on the whole surface in CVD etc. so that etching may remove an insulating layer 2 and it may be shown subsequently to drawing 6. Subsequently, as shown in drawing 7, polishing removes only nitride 2b adhering to the head field of an epitaxial layer 3, and only a head field exposes an epitaxial layer 3. Subsequently, as shown in drawing 8, oxide-film 2c is formed in a head field by thermal oxidation or steam oxidation. Subsequently, selection ETCHUNGU removes only nitride 2b and it leaves only oxide-film 2c. Consequently, the structure shown in drawing 9 is acquired. Oxide-film 2c is equivalent to the insulator layer 4 shown in drawing 9 here. That is, the structure of drawing 9 can be acquired from the structure of drawing 5 by using two or more kinds of insulator layers properly.

[0050] Subsequently, as shown in drawing 10, the epitaxial layer 5 of p mold dope is grown up into a crevice, and a crevice is embedded. At this time, if the side wall of a crevice grows quickly, a cavity may remain in a crevice. In order to prevent this, growth at the base of a crevice must be promoted controlling growth of a crevice side wall. Although the growth method of an epitaxial layer 5 can consider three kinds of epitaxy, and CVD and LPE using the atomic line or a molecular beam, in order to embed a trench, it needs to grow on the growth conditions described below, respectively.

[0051] When using epitaxy using the atomic line or a molecular beam, as shown in drawing 11, the same with having stated in process of the selective growth to ***** 2a mentioned above, using the rectilinear propagation nature of the atomic line or a molecular beam, the atomic line or a molecular beam is supplied only to the base of a crevice, and it grows up to be a side wall on conditions which are not supplied if possible. Therefore, it is desirable for distribution of the movement direction of the atom or molecule contained in the atomic line or a molecular beam to be less than 6 degrees like the selective growth mentioned above. However, as shown in drawing 14, supposing the configuration of a crevice is bottom bulging slightly temporarily, in having carried out selective growth only to the base, a cavity may remain near a side wall.

[0052] Therefore, it is desirable for the atomic line or a molecular beam to be feebly supplied also to a side wall, and to grow up with 10% or less of low speed of a growth rate at the bottom. For that purpose, it is better for the movement direction distribution of the atomic line or a molecular beam to be the distribution in which the twist which is equal to Sharp also had less than 6-degree breadth in the direction perpendicular to a substrate rather. Since the velocity distribution of the atomic line shown in drawing 12 or a molecular beam fulfills this condition, it is suitable as a source of supply of the atomic line for embedding a crevice by the epitaxial layer, or a molecular beam. It is the same as that of the time of the selective growth which also mentioned above growth conditions other than the velocity component of the atomic line or a molecular beam. Furthermore, it can double and use, and in that case, the anisotropy growth effect also sets field bearing of a side wall to (111), and makes it field bearing (110) on top. Consequently, the growth rate of a side wall becomes small and opening 13 stops being closed easily.

[0053] Also when using CVD for epitaxial growth, the same conditions as the selective growth to ***** 2a mentioned above are used, and the anisotropy growth effect is used.

[0054] When using LPE for epitaxial growth, growth conditions are the same as that of the thing of the selective growth to ***** 2a mentioned above. However, as a cross section is shown in drawing 15, melt 12 is crawled with the oxide mask or the nitride mask 4 which has covered the substrate surface, and the problem that melt 12 does not infiltrate into the interior of a trench with surface tension arises. In order to solve this, it is good to perform the following processes.

[0055] As shown in drawing 16, before performing epitaxial growth, 10nm cannot be found in the wall surface of a crevice, and about 1000nm of alloys 14 which added Si to the metal (usually In or Sn) of the same component as melt 12 is vapor-deposited. The wetting (compatibility) of melt 12 and a substrate 1 becomes good by this, surface tension is conquered, melt permeates into a crevice and the epitaxial growth of it becomes possible.

[0056] Moreover, the following technique is effective in order to pull out the anisotropy growth effect still more strongly. Namely, Si which is a medium in melt is efficiently conveyed to a crevice base from from outside opening 13, and in order for Si to make it be easy to be incorporated on a base by the crystal, a temperature gradient is given in the depth direction of a trench. Although it is desirable for the temperature of a trench pars basilaris ossis occipitalis to be ideally lower than opening 13 10 degrees C or more, you may be about 1 degree C.

[0057] Thus, a trench is embedded with epitaxial growth and, subsequently the insulator layer mask 4 mentioned above is removed. Subsequently, it wraps in order to carry out flattening of the surface, and super-cementation structure as shown in drawing 17 is completed.

[0058] In the process which forms [operation gestalt of ** 2nd] super-cementation structure, the concavo-convex structure stated with the 1st operation gestalt may not be formed with epitaxial growth, but the high trench structure of an aspect ratio may be formed by etching.

[0059] That is, by etching, to n mold or p mold substrate with which the deep trench was formed, epitaxial growth of p mold or n mold is performed, and a trench is embedded. At this time, epitaxy and the various growth methods of CVD and LPE can be taken like the 1st operation gestalt using the atomic line or a molecular beam. Growth conditions and the process after growth are the same as the 1st operation gestalt.

[0060] The formation method of the periphery section resisting pressure structure of [operation gestalt of ** 3rd] super-cementation structure is explained. Generally, periphery section resisting pressure structure has low high impurity concentration, and it is desirable that it is high resistance. Furthermore, it is common that it is the same the 1**** type as a substrate. In order to attain this, after the structure shown in drawing 18 is completed, as shown in drawing 19, etching removes the periphery section. Subsequently, the surface field of super-cementation structure is protected with the masks 15, such as an insulator layer, and

as shown in drawing 20 , the epitaxial layer 16 with low doping level is anew grown up to be the periphery section removed from etching. Subsequently, a mask 15 is removed and the surface is wrapped. Consequently, the super-cementation element which has the resisting pressure layer 16 is completed. In the surface field of the resisting pressure layer 16, as shown in drawing 21 , a guard ring 17 is formed or, otherwise, resisting pressure structures, such as a high resistance nitride, are made.

[0061] The growth process of an epitaxial layer 16 does not need to be selective growth, and since a mask 15 is removed after growth, polycrystal may adhere to the surface of a mask 15. Therefore, if the growth conditions of an epitaxial layer 16 are ranges which do not spoil crystallinity, it is not necessary to specify them severely.

[0062] The cel configuration of [operation gestalt of ** 4th] super-cementation structure does not necessarily need to be a stripe-like, for example, as shown in drawing 22 , it may be a checker-like. As it **** and the 1st example described, when using the anisotropy growth effect as a means of selective growth, the side wall of a trench needs to be a unique side and field bearing must be chosen carefully. When using the rectilinear propagation nature of the molecular beam in epitaxy using the atomic line or a molecular beam, it is not necessary to choose field bearing of a side wall carefully.

[0063]

[Effect of the Invention] The 1st production process which carries out the mask of a part of surface of the semiconductor substrate of the 1st conductivity type according to this invention as explained above, Since it has the 2nd production process which forms the concavo-convex structure of growing up the semiconductor epitaxial layer of the 1st conductivity type or the 2nd conductivity type into the portion by which a mask is not carried out at the 1st production process alternatively, and having the cross-section configuration of Kushigata into it By forming the semiconductor irregularity structure of having the cross-section configuration of Kushigata, with epitaxial growth, the thing equivalent to the high trench structure of an aspect ratio can be offered, without receiving a process damage. A damage removal production process becomes unnecessary by this, and it becomes advantageous in order to form semiconductor super-cementation structure [that it is quality and low cost].

[0064] Moreover, it is the feature to acquire super-cementation structure by embedding concavo-convex structure or trench structure with 1 time of epitaxial growth, since it has the 1st production process which carries out the mask of the non-opening of the semiconductor trench structure of the 1st conductivity type, or concavo-convex structure, and the 2nd production process which the semiconductor epitaxial layer of the 2nd conductivity type is alternatively grown up into the interior of semiconductor trench structure, or a crevice, and embeds semiconductor-trench structure or a crevice by the semiconductor epitaxial layer. Since opening is closed during growth, it has been made difficult to embed the high trench of an aspect ratio by the epitaxial layer conventionally. However, the method of embedding by the epitaxial layer is offered by doubling and using use of epitaxy or the anisotropy growth effect by CVD and LPE, or these both using the atomic line or a molecular beam, without closing opening, even if it is the high trench of an aspect ratio. Moreover, in order that epitaxial growth may finish at once, compared with the method of repeating ion implantation, it is hard to receive a process damage and impurity contamination, and has the feature that quality super-cementation structure can be mass-produced by low cost.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the cross section of the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 2] It is the cross section (the 1) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 3] It is the cross section (the 2) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 4] It is the cross section (the 3) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 5] It is the cross section (the 4) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 6] It is the cross section (the 5) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 7] It is the cross section (the 6) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 8] It is the cross section (the 7) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 9] It is the cross section (the 8) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 10] It is the cross section (the 9) having shown main manufacturing processes for the super-cementation structure concerning the 1st operation gestalt of this invention.

[Drawing 11] It is drawing for explaining using the rectilinear propagation nature of an incidence molecular beam in the case of carrying out selective growth by MBE.

[Drawing 12] It is drawing for explaining the case where a molecule with the motion velocity component greatly separated from the direction perpendicular to a substrate is removed.

[Drawing 13] It is drawing for explaining the case where epitaxial growth is performed to a substrate with a large area by MBE.

[Drawing 14] It is drawing for explaining other examples in the case of using MBE for epitaxial growth.

[Drawing 15] It is explanatory drawing in the case of using LPE for epitaxial growth.

[Drawing 16] It is explanatory drawing showing other examples in the case of using LPE for epitaxial growth.

[Drawing 17] It is drawing showing the completed super-cementation structure.

[Drawing 18] It is drawing (the 1) for explaining other operation gestalten of this invention.

[Drawing 19] It is drawing (the 2) for explaining other operation gestalten of this invention.

[Drawing 20] It is drawing (the 3) for explaining other operation gestalten of this invention.

[Drawing 21] It is drawing (the 4) for explaining other operation gestalten of this invention.

[Drawing 22] It is drawing for explaining the operation gestalt of further others of this invention.

[Description of Notations]

1 N-type-Semiconductor Substrate

2 Oxide Film or Nitride Mask

2a *****

2b Nitride

2c Oxide film

3 N Mold Epitaxial Layer

4 Oxide Film or Nitride Mask

5 P Mold Epitaxial Layer

6 Molecular Beam

7 Molecular-Beam Source

8, 8a-8c Cylinder for molecular-beam adsorption

9 Velocity Distribution of Molecular Beam

10 Parallel Displacement of Substrate

11 Rotation of Substrate

12 In or Sn Melt Which Dissolved Si

13 Opening

14 Alloy

15 Mask

16 Epitaxial Layer

17 Guard Ring

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-203963

(P2002-203963A)

(43) 公開日 平成14年7月19日 (2002.7.19)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 1 L 29/78	6 5 2	H 0 1 L 29/78	6 5 2 H 5 F 0 0 5
29/06	3 0 1	29/06	3 0 1 D
29/744		29/74	C
21/329		29/91	B

審査請求 未請求 請求項の数10 O L (全 12 頁)

(21) 出願番号 特願2000-403183 (P2000-403183)

(22) 出願日 平成12年12月28日 (2000. 12. 28)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(71) 出願人 501452090

西永 頌

愛知県名古屋市中天白区植田一丁目1306番地

メゾン ユーイーディーエー 203号室

(71) 出願人 501452104

成塚 重弥

愛知県名古屋市中昭和区上山町二丁目1番1-

号

(74) 代理人 100077481

弁理士 谷 義一 (外2名)

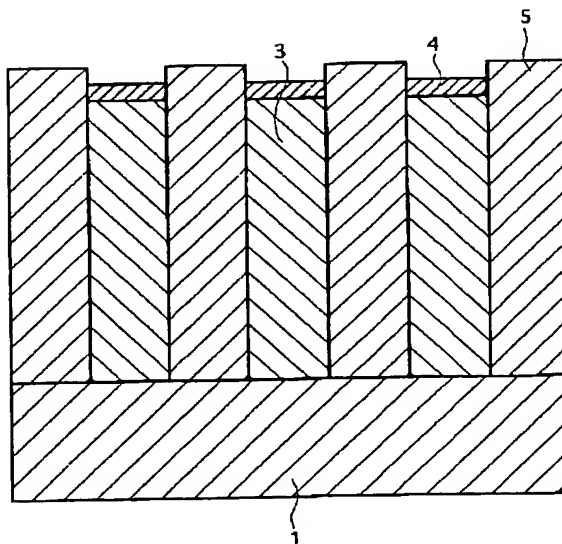
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 オン抵抗と耐圧とのトレードオフ関係を改善し、高耐圧でありながらオン抵抗の低減による電流容量の増大が可能な超接合半導体素子を簡易に量産性よく製造し得る製造方法を提供する。

【解決手段】 半導体基板1の表面の一部をマスクし、選択エピタキシャル成長により櫛形の断面形状を有する凹凸構造を形成する。これは高アスペクト比のトレンチ構造に相当し、トレンチエッチング工程と比較してダメージフリーである。また、分子線エピタキシーによる分子線の直進性または、気相成長 (CVD) 法および液相成長 (LPE) 法による異方性成長効果を利用した選択エピタキシャル成長により、アスペクト比の高い凹凸構造またはトレンチ構造をエピタキシャル層5で埋め込む。



【特許請求の範囲】

【請求項 1】 第 1 導電型の半導体トレンチ構造または楕円断面形状を有する凹凸構造の非開口部をマスクする第 1 の工程と、

前記半導体トレンチ構造の内部または凹部内に、選択的に第 2 導電型の半導体エピタキシャル層を成長させ、前記半導体トレンチ構造または凹部を前記半導体エピタキシャル層で埋め込む第 2 の工程とを有することを特徴とする半導体装置の製造方法。

【請求項 2】 前記凹凸構造の製造方法が、第 1 導電型の半導体基板の表面の一部をマスクする第 1 の工程と、該第 1 の工程でマスクされていない部分に、選択的に第 1 導電型または第 2 導電型の半導体エピタキシャル層を成長させ、楕円の断面形状を有する凹凸構造を形成する第 2 の工程とを有することを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 第 1 導電型の半導体基板の表面の一部をマスクする第 1 の工程と、該第 1 の工程でマスクされていない部分に、選択的に第 1 導電型または第 2 導電型の半導体エピタキシャル層を成長させ、楕円の断面形状を有する凹凸構造を形成する第 2 の工程とを有することを特徴とする半導体装置の製造方法。

【請求項 4】 原子線または分子線を用いたエピタキシーによる原子線または分子線の直進性を利用し、前記半導体トレンチ構造または凹部の側壁の成長を抑え、底部のみを選択的にエピタキシャル成長させて埋め込むことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 5】 前記原子線または分子線に含まれる原子または分子の運動の角度成分が、基板の垂直方向から 6° 以内で方位が揃っているものであることを特徴とする請求項 4 に記載の半導体装置の製造方法。

【請求項 6】 気相成長法または液相成長法による異方性成長効果を利用し、前記半導体トレンチ構造または凹部の側壁の成長を抑え、開口部が塞がって内部に空間が残ることを防ぎ、底部のみを選択的にエピタキシャル成長させて埋め込むことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 7】 前記液相成長を利用し、融液が表面張力により前記半導体トレンチ構造の内部または凹部に浸入しない現象を防ぐため、前記半導体トレンチ構造または凹部の内壁にあらかじめ融液と同じ成分の金属を蒸着しておき、成長時に融液を前記半導体トレンチ構造の内部または凹部に浸入させることを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 8】 原子線または分子線エピタキシーにより、前記原子線または分子線に含まれる原子または分子の運動の角度成分が、前記半導体基板の垂直方向から 6° 以内で方位が揃っているものにより前記エピタキシャル層を成長させることを特徴とする請求項 1、2 又は 3

に記載の半導体装置の製造方法。

【請求項 9】 前記原子線または分子線の供給口に、中空の柱を設けることにより前記原子線または分子線に含まれる原子または分子の運動の角度成分を前記半導体基板の垂直方向から 6° 以内とすることを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 10】 前記半導体基板がシリコンからなり、該半導体基板の表面の面方位が (110) 面であることを特徴とする請求項 1 乃至 9 いずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、より詳細には、MOSFET（絶縁ゲート型電界効果トランジスタ）や IGBT（絶縁ゲートバイポーラトランジスタ）、ハイポーラトランジスタ、ダイオード等に適用可能な高耐圧化と大電流容量化を両立させるための縦形半導体構造およびその構造を備えた半導体装置の製造方法に関する。

【0002】

【従来の技術】従来の高耐圧半導体素子は、高い降伏電圧を得るために高比抵抗のドリフト領域を主電流経路にもらうため、高耐圧のものほどこの部分の電圧降下が大きくなってオン電圧が高くなるという問題があった。

【0003】この問題に対する解決法として、ドリフト層を不純物濃度を高めた n 型と p 型の領域とを交互に積層した並列 pn 層で構成し、オフ状態のときは空乏化して耐圧を負担するようにした構造の半導体装置が、例えば、特公平 2-54661 号公報、米国特許第 5216275 号明細書、特開平 7-7154 号公報に開示されている。

【0004】

【発明が解決しようとする課題】このような超接合構造を形成するために、エピタキシャル成長によってトレンチ構造を埋め込む方法や、プレーナー基板上においてエピタキシャル成長とイオン打ち込みを繰り返す方法が使われてきた。

【0005】しかしながら、トレンチ構造を形成しこのトレンチ部を埋め込む方法には、2つの問題点があった。その第 1 の問題点は、アスペクト比の高いトレンチ構造を形成する過程で、エッチングによるダメージが基板に残り、このダメージを除去するために工程が増えるほか、除去しきれないダメージが残るという問題点である。

【0006】また、第 2 の問題点は、従来のエピタキシャル成長技術による場合、アスペクト比が 10 前後である極めて深いトレンチ構造を埋め込む必要があり、成長中にトレンチの開口部がふさがってしまい、トレンチ内部に空間が残るという問題点である。トレンチに対するエピタキシャル成長によるこの問題を解決する指針は、

これまでに与えられていなかった。

【0007】また、エピタキシャル成長とイオン打ち込みを繰り返す形成方法では、工程数が増加するため耐圧構造部のコストが極めて高くなり、また、リソグラフィとイオン打ち込みの繰り返しによりプロセスダメージや不純物汚染が増え、結晶品質を劣化するという問題点があった。また、この方法は、特定の位置にイオンを打ち込みした不純物を熱拡散により広げる方法であるため、超接合領域における不純物分布が均一であり、この不均一性がデバイス特性を不安定にするという問題があった。

【0008】本発明は、このような問題に鑑みてなされたもので、その目的とするところは、トレンチ構造に相当する、櫛形の断面形状を有する凹凸構造を選択的なエピタキシャル成長によって形成し、ダメージフリーで高品質な凹凸構造を低コストで量産する半導体装置の製造方法を提供することにある。

【0009】また、本発明の他の目的は、トレンチ構造または凹凸構造を1回のエピタキシャル成長で確実に量産性よく埋め込み、ダメージフリーで高品質な超接合構造を低コストで量産する半導体素子の製造方法を提供することにある。

【0010】

【課題を解決するための手段】本発明は、このような目的を達成するために、請求項1に記載の発明は、第1導電型の半導体トレンチ構造または櫛形断面形状を有する凹凸構造の非開口部をマスクする第1の工程と、前記半導体トレンチ構造の内部または凹部に、選択的に第2導電型の半導体エピタキシャル層を成長させ、前記半導体トレンチ構造または凹部を前記半導体エピタキシャル層で埋め込む第2の工程とを有することを特徴とするものである。

【0011】また、請求項2に記載の発明は、請求項1に記載の発明において、前記凹凸構造の製造方法が、第1導電型の半導体基板の表面の一部をマスクする第1の工程と、該第1の工程でマスクされていない部分に、選択的に第1導電型または第2導電型の半導体エピタキシャル層を成長させ、櫛形の断面形状を有する凹凸構造を形成する第2の工程とを有することを特徴とするものである。

【0012】また、請求項3に記載の発明は、第1導電型の半導体基板の表面の一部をマスクする第1の工程と、該第1の工程でマスクされていない部分に、選択的に第1導電型または第2導電型の半導体エピタキシャル層を成長させ、櫛形の断面形状を有する凹凸構造を形成する第2の工程とを有することを特徴とするものである。

【0013】また、請求項4に記載の発明は、請求項1に記載の発明において、原子線または分子線を用いたエピタキシーによる原子線または分子線の直進性を利用

し、前記半導体トレンチ構造または凹部の側壁の成長を抑え、底部のみを選択的にエピタキシャル成長させて埋め込むことを特徴とするものである。

【0014】また、請求項5に記載の発明は、請求項4に記載の発明において、前記原子線または分子線に含まれる原子または分子の運動の角度成分が、基板の垂直方向から6°以内で方位が揃っているものであることを特徴とするものである。

【0015】また、請求項6に記載の発明は、請求項1に記載の発明において、気相成長法または液相成長法による異方性成長効果を利用し、前記半導体トレンチ構造または凹部の側壁の成長を抑え、開口部が塞がって内部に空間が残ることを防ぎ、底部のみを選択的にエピタキシャル成長させて埋め込むことを特徴とするものである。

【0016】また、請求項7に記載の発明は、請求項6に記載の発明において、前記液相成長法を利用し、融液が表面張力により前記半導体トレンチ構造の内部または凹部に浸入しない現象を防ぐため、前記半導体トレンチ構造または凹部の内壁にあらかじめ融液と同じ成分の金属を蒸着しておき、成長時に融液を前記半導体トレンチ構造の内部または凹部に浸入させることを特徴とするものである。

【0017】また、請求項8に記載の発明は、請求項1、2又は3に記載の発明において、原子線または分子線エピタキシーにより、前記原子線または分子線に含まれる原子または分子の運動の角度成分が、前記半導体基板の垂直方向から6°以内で方位が揃っているものにより前記エピタキシャル層を成長させることを特徴とするものである。

【0018】また、請求項9に記載の発明は、請求項8に記載の発明において、前記原子線または分子線の供給口に、中空の柱を設けることにより前記原子線または分子線に含まれる原子または分子の運動の角度成分を前記半導体基板の垂直方向から6°以内とすることを特徴とするものである。

【0019】また、請求項10に記載の発明は、請求項1乃至9いずれかに記載の発明において、前記半導体基板がシリコンからなり、該半導体基板の表面の面方位が(110)面であることを特徴とするものである。

【0020】つまり、本発明の目的を達成するため、面間選択性の高いエピタキシャル成長技術を導入することが望ましい。選択比を高める方法としては、以下の2つの方法がある。

【0021】第1は、原子線または分子線を用いたエピタキシー法により、分子の直進性を使って特定の面だけに原子線または分子線を当て、選択的に成長する方法である。すなわち、トレンチ構造または凹凸構造の底部のみに選択的に原子線または分子線を当てエピタキシャル成長を促し、側壁には当たりにくくして側壁の成長を抑

え、エビタキシャル成長中に開口部が塞がらないようにする方法である。

【0022】第2は、異方性成長効果を利用するもので、平坦化して安定しやすく成長速度が遅い面での成長と、荒れやすく成長速度が速い面での成長との差を利用して選択成長を行う方法である。この異方性成長効果は液相成長(LPE; Liquid Phase Epitaxial)法で最も顕著に現われるが、気相成長(CVD; Chemical Vapor Deposition)法でも得ることができ、原子線または分子線を用いたエビタキシャル法でもわずかに得ることができる。この場合、トレンチ構造または凹凸構造の側壁として平坦化しやすい面を選び、底面に荒れやすい面を選び、底面の成長速度を上げて、エビタキシャル成長中に開口部が塞がらないようにする。

【0023】

【発明の実施の形態】以下、図面を参照して本発明の実施例について説明する。

【第1の実施形態】図1は、本発明の第1の実施形態に係わる超接合構造の断面図で、図2～図10は、本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図である。本発明は、耐圧領域の構造と製造方法にかかわるもので、ソース構造およびドレイン構造は任意である。従って、IGBT(絶縁ゲート型バイポーラトランジスタ)やバイポーラトランジスタ、GTOサイリスタ、ダイオード等にも適用される。

【0024】以下、第1の実施形態に係わる超接合構造の製造方法について、図2～図10に基づいて説明する。まず、図2に示すように、低抵抗のn型半導体基板1を準備する。次いで、このn型半導体基板1の表面領域にエビタキシャル成長のマスクとなる酸化膜または窒化膜などの絶縁膜2を形成する。次いで、図3に示すように、図示しないマスクを使って、絶縁膜2にストライプ状の窓開け部2aを形成する。ストライプの窓開け部2aとマスク部の幅は1μmないし20μm程度とする。

【0025】次いで、図4に示すように、原子線または分子線を用いたエビタキシャルまたはCVDまたはLPEにより、窓開け部2aのみに垂直に切り立ったn型のエビタキシャル層3を選択的に形成し、図5に示すように、楕形の断面形状を有する凹凸構造を得る。例えば、600V耐圧品でトレンチ幅を5μmとした場合、米国特許第5216275号明細書に従って、n型エビタキシャル層3の厚さ、すなわち凹凸の深さは約50μmとし、不純物濃度は約 $2 \times 10^{16} \text{ cm}^{-3}$ とする。

【0026】材料としてシリコンを使い、エビタキシャル成長を原子線または分子線を用いて行う場合、成長条件は次のように設定する。シリコンのソースには、次に挙げる3種類のものを使うことができる。第1はガスソースであり、供給ガスとして Si_2H_6 、 SiH_4 などのほか、ハロゲンを含む SiH_3Cl 、 SiH_2Cl_2 、S

iHCl 、 SiCl_4 を利用してよい。第2は、 Si 固体ソースであり、これを電子線照射により再蒸発させ分子線を供給してもよい。第3は、同じく Si 固体ソースでありクヌードセンセルによる分子線を供給してもよい。

【0027】また、原子線または分子線を用いたエビタキシャルでn型ドーピングをするためには、固体ソースのAsまたはPまたはガスソースの AsH_3 または PH_3 を利用する。p型ドーピングをするためには、Bまたは BH_3 等のIII族分子線を利用する。

【0028】原子線または分子線を用いたエビタキシャルで選択成長する場合、入射原子分子線の直進性を利用する。すなわち、図4に示すように、分子線6の入射方向を基板1に対してほぼ垂直とすることにより、窓開け部2aに対する分子線の入射量がエビタキシャル層3の側壁に対する分子線の入射量よりも1桁か、それ以上大きくなる条件とし、エビタキシャル層3が垂直方向のみにのびるようにする。

【0029】原子線または分子線を用いたエビタキシャル装置の成長チャンバーの雰囲気は、 10^{-3} Torr から 10^{-10} Torr の範囲の超高真空となっているため、分子の平均自由行程は十分長いので、上述した各種ソースから方位のそろった分子線を供給すれば、直進性を利用した選択成長が可能となる。分子線に含まれる分子運動の角度成分は 6° 以内($\tan 6^\circ \approx 0.1$)で方位がそろっていることが望ましい。

【0030】そのため、図12に示すように、分子線ソース7からの分子線の出口に吸着用の中空の柱8を取付け、基板1に垂直な方向から大きく離れた運動速度成分をもつ分子を取り除くとよい。ここで、中空の柱8を円筒状とした場合の長さLは、口径rの5倍ないし20倍程度であるのが望ましい。実際の装置では、口径rは1mmないし10cm、Lは5mmないし200cm程度とするのがよい。このとき、供給される分子線に含まれる運動方向の角度成分θは、中空の柱8と平行で基板に垂直な方向の速度をもつ分子の占める割合が最も高く、基板に垂直な方向からずれるに従って成分が減り、 6° 以上ずれた成分はほとんど含まれない。従って、到達分子が付着率1で結晶に取り込まれると近似したとき、エビタキシャル層3の横方向への成長速度は、エビタキシャル層3の上方への成長速度に比べて10%以下となる。

【0031】面積の広い基板に原子線または分子線を用いてエビタキシャル成長を行う場合は、図13に示すように、複数の分子線吸着用の中空の柱8a～8cを設けて、分子線ソース7の複数の供給口から分子線を供給すると同時に、成長中に基板を平行移動させるとよい。また、基板表面の各部位に特定の方位に偏りを持つ分子線が入射し続けることなく、到達分子線の速度成分の偏りを平均化すると同時に、面内均一性を向上させるため、

成長中は基板を自転させるのがよい。

【0032】例えば、基板の直径Rが30cmとした場合、口径1cmの分子線の供給口を3つ設ける。隣り合う供給口の間隔dは5cmとし、供給口の先端から基板までの距離Dを50cmとする。

【0033】前述のように、角度成分が基板の垂直方向から6°以内に揃った分子線を均一に供給するため、一般に原子線または分子線を用いたエビタキシー成長装置の構造設計は次のように行うとよい。一般に供給口の数nとしたときは、 $R/2 = nd$ とする。また、 $d/D <= 0.1 \approx \tan 6^\circ$ という条件を満たすようにする。これにより基板上のすべての位置に分子線が供給され、かつ分子線の偏向は6°以内に絞られる。また、成長用の真空チャンバーが巨大になることもない。

【0034】成長中の基板温度は0℃ないし1000℃とし、分子線の供給圧は基板表面において 10^{-3} Torrないし 10^{-1} Torrとする。成長速度は0.01μm/hないし100μm/hの範囲とするのがよい。ここで、図3に示した絶縁膜2上に多結晶が形成されないよう成長条件を選ぶ必要がある。

【0035】また、仮りに微量の多結晶が形成されたとしても、エビタキシャル層3の成長に影響を与えない範囲に抑えなくてはならない。これらの条件を加味すると、最も適切な成長条件は、基板温度600℃～800℃、成長速度1μm～2μm程度となる。また、多結晶の形成を抑えるため、成長中に基板表面に対してレーザー光照射や放射光照射を行うと、選択性を向上させることができる。

【0036】また、多結晶の生成を抑えるため、ハロゲンを含むガスを供給することも有効である。ハロゲンはエッチング効果を有し、絶縁膜2の表面に一時的に形成された多結晶を取り除く効果を有する。したがって、原子線または分子線を用いたエビタキシーのガスソースとしてハロゲンを多く含むSiHCl₃やSiCl₄を利用したり、Si₂H₆やSiH₄とともに補助的にHClを加えて供給することも有効である。

【0037】さらに、選択性を向上させるため、分子線の直進性に加えてエビタキシャル成長の異方性の効果を取り入れることもできる。この場合、窓開け部2aに露出する面が不安定で荒れやすく成長速度の早い面方位となるようにするのがよい。

【0038】例えば、シリコン基板を使う場合、基板表面の面方位を(110)面とし、窓開け部のストライプ方向を<112>方向とし、エビタキシャル成長により形成されたエビタキシャル層3の側面に(111)面を露出させるのが有利である。その理由はシリコンの(111)面は平坦化して安定となる性質があり、成長に必要な核を作りやすく、仮りに一時的に核が形成されたとしてもエッチング効果により除去されて成長を持続できない。

【0039】エビタキシャル層3の側壁としてシリコンの(111)面を露出させ、安定化させる利点は2つある。1つ目は、エビタキシャル層3を成長する途中において、エビタキシャル層3が横方向にのびて凹部を埋めてしまうのを防ぐことである。2つ目は、後述するように、凹部をさらにエビタキシャル成長で埋め込む際、開口部が横方向に広がって、バルク内に空洞が残るのを防ぐことにある。

【0040】側壁をより安定化させて成長速度を抑制するためには、エッチング効果を利用するとよい。これは仮に側壁に結晶核が生成されたとしても、エッチングにより取り除いて成長を阻害するもので、絶縁膜の表面におけるエッチング効果と近いものである。エッチング効果を高めるためには、絶縁膜上における場合と同様に、ハロゲンを含むガスを供給することが望ましい。

【0041】これに対して、(110)面は荒れやすく原子を吸収しやすいので、(110)面の方が(111)面よりも成長速度が速くなる。従って、縦方向に長いエビタキシャル層3を形成するには上面を(110)面とし、ストライプ方向を<112>方向とし、その結果側壁に(111)面が現れるようにするとよい。

【0042】同じ理由により、材料としてガリウム砒素基板を使う場合は、表面が(100)面または(111)面ではない基板を使い、側面に(100)面または(111)面が現れる方位を選ぶとよい。

【0043】エビタキシャル成長にCVDを使う場合、成長条件は、基板温度を1000℃ないし1700℃の範囲とし、SiH₄、SiHCl₃、SiH₆などのガスを供給し、0.1μm/hから100μm/hの範囲の成長速度とするのがよい。このとき、n型ドーピングする場合はAsH₃、PH₃などのV族含有分子、p型ドーピングする場合はBH₃などのIII族含有分子ガスを同時に供給する。

【0044】エビタキシャル成長にLPEを使う場合、成長条件は次のように設定する。600℃から1000℃の範囲のSnやInなどの金属の融液にSiを飽和状態になるまで溶かし込み、同じ温度の基板に接触させ徐々に降温し、0.1μm/hから100μm/hの範囲の成長速度とするのがよい。LPEの場合、融液の成分であるSnやInは相図に従って決定されるがシリコン結晶の中には取り込まれにくい。

【0045】しかしながら、数%から10%程度の割合で取り込まれてしまうため、LPEを利用する場合は不純物濃度を下げるという課題が残る。LPEでn型ドーピングする場合は融液にAsまたはPなどのV族元素を、p型ドーピングする場合は融液にB、Al、GaなどのIII族元素を、それぞれ溶かし込んで成長させる。また、融液にInを使う場合はInが取り込まれて自動的にp型ドーピングとなる。

【0046】CVDおよびLPEでは、異方性成長効果

を利用して選択成長を行う。異方性成長効果に関する説明は、前記原子線または分子線を用いてエビタキシー成長の場合に述べた原理と同じである。特に、シリコン(111)面のファセット形成による成長抑制効果はLPEが最も強く、次いで、CVD、原子線または分子線を用いてエビタキシーの順に強い。そのため、原子線または分子線を用いてエビタキシー成長に比べてより強い異方性成長を得ることができる。この点が、基本的には原子線または分子線の直進性を利用するエビタキシー成長との相異点である。

【0047】このように、上述した原子線または分子線を用いてエビタキシー、CVD、LPEのいずれかの方法を使い、その成長原理の特徴を生かして、図5に示すような、櫛形の断面形状を有する凹凸構造を形成できる。

【0048】図11に示すように、n型ドーパされた凹凸構造を有する基板1から、エビタキシャル成長のマスクとして利用した、図5に示した絶縁膜2を除去する。次いで、次に述べるエビタキシャル成長のマスクとしてあらたに基板表面の非開口部の領域に、絶縁膜4を形成する。

【0049】図5において、エビタキシャル層3の成長が終了したのち、以下に説明する処理を行なう。まず、絶縁膜2をエッチングにより除去し、次いで、図6に示すように、例えば窒化膜2bをCVDなどで全面に堆積する。次いで、図7に示すように、エビタキシャル層3の頭部領域に付着した窒化膜2bのみをポリシングにより除去し、頭部領域のみエビタキシャル層3を露出させる。次いで、図8に示すように、熱酸化または水蒸気酸化により頭部領域に酸化膜2cを形成する。次いで、選択エッチングにより窒化膜2bのみを除去し、酸化膜2cだけを残す。その結果、図9に示す構造を得る。ここで酸化膜2cは、図9に示す絶縁膜4に相当する。すなわち、2種類以上の絶縁膜を使いわけることによって、図5の構造から図9の構造を得ることができる。

【0050】次いで、図10に示すように、p型ドーパのエビタキシャル層5を凹部内に成長させ、凹部を埋め込む。このとき、凹部の側壁が急速に成長すると凹部に空洞が残ってしまう可能性がある。これを防ぐため、凹部側壁の成長を抑制しながら凹部底面の成長を促進しなければならない。エビタキシャル層5の成長方法は、原子線または分子線を用いてエビタキシー、CVD、LPEの3種類が考えられるが、トレンチを埋め込むためにはそれぞれ以下に述べる成長条件で成長する必要がある。

【0051】原子線または分子線を用いてエビタキシーを使う場合は、図11に示すように、上述した窓開け部2aへの選択成長の過程で述べたのと同様に、原子線または分子線の直進性を利用して、凹部の底面だけに原子線または分子線を供給し、側壁にはなるべく供給されな

いような条件で成長を行う。そのため、上述した選択成長と同様に、原子線または分子線に含まれる原子または分子の運動方向の分布が 6° 以内であることが望ましい。ただし、図14に示すように、仮りに凹部の形状がわずかに下膨れになっていたとすると、底面だけに選択成長したのでは、側壁付近に空洞が残る可能性がある。

【0052】従って、側壁にも微弱に原子線または分子線が供給され、底面の成長速度の10%以下の低速度で成長するのが望ましい。そのためには、原子線または分子線の運動方向分布は基板と垂直な方向にシャープに揃っているよりもむしろ、 6° 以内の広がりをもった分布である方がよい。図12に示した原子線または分子線の速度分布はこの条件を満たすので、凹部をエビタキシャル層で埋め込むための原子線または分子線の供給源として適切である。原子線または分子線の速度成分以外の成長条件も上述した選択成長の際と同様である。さらに、異方性成長効果も合わせて利用することができ、その場合は、側壁の面方位を(111)とし、上面の面方位(110)とする。その結果、側壁の成長速度が小さくなり、開口部13が塞がりにくくなる。

【0053】エビタキシャル成長にCVDを使う場合も、上述した窓開け部2aへの選択成長と同じ条件を使い、異方性成長効果を利用する。

【0054】エビタキシャル成長にLPEを使う場合、成長条件は上述した窓開け部2aへの選択成長のものと同様である。ただし、図15に断面図を示すように、基板表面を覆っている酸化膜マスクまたは窒化膜マスク4により融液12がはじかれ、表面張力によりトレンチ内部に融液12が浸入しないという問題が生じる。これを解決するため、次のようなプロセスを行うとよい。

【0055】図16に示すように、エビタキシャル成長を行う前に、融液12と同じ成分の金属(通常はInまたはSn)にSiを加えた合金14を、凹部の壁面に10nmないし1000nm程度蒸着する。これにより融液12と基板1とのぬれ(親和性)がよくなり、表面張力を克服して融液が凹部内に浸入し、エビタキシャル成長が可能となる。

【0056】また、異方性成長効果をさらに強く引き出すため、次のような手法が有効である。すなわち、融液中の媒質であるSiが開口部13の外から凹部底面へ効率よく輸送され、底面でSiが結晶に取り込まれやすくなるためトレンチの深さ方向に温度勾配をつける。理想的にはトレンチ底部の温度が開口部13よりも 10°C 以上低いことが望ましいが、 1°C 程度であってもよい。

【0057】このようにトレンチをエビタキシャル成長によって埋め込み、次いで、上述した絶縁膜マスク4を除去する。次いで、表面を平坦化するためラッピングし、図17に示すような超接合構造が完成する。

【0058】[第2の実施形態]超接合構造を形成する過程で、第1の実施形態で述べた凹凸構造をエビタキシャ

ル成長によって形成するのではなく、エッチングによってアスペクト比の高いトレンチ構造を形成してもよい。

【0059】すなわち、エッチングによって深いトレンチが形成されたn型またはp型基板に対して、p型またはn型のエピタキシャル成長を行い、トレンチを埋め込む。このとき、第1の実施形態と同様に、原子線または分子線を用いてエピタキシー、CVD、LPEの各種成長方法をとることができる。成長条件と成長後のプロセスも第1の実施形態と同様である。

【0060】[第3の実施形態]超接合構造の周縁部耐圧構造の形成方法について説明する。一般に、周縁部耐圧構造は不純物濃度が低く、高抵抗であることが望ましい。さらに、基板と同じ第1導電型であるのが一般的である。これを達成するために、図18に示す構造が完成した後、図19に示すように、周縁部をエッチングにより除去する。次いで、超接合構造の表面領域を絶縁膜などのマスク15で保護し、エッチングより除去した周縁部に、図20に示すように改めてドーピングレベルが低いエピタキシャル層16を成長する。次いで、マスク15を除去し、表面をラッピングする。その結果、耐圧層16を有する超接合素子が完成する。耐圧層16の表面領域には、図21に示すように、ガードリング17を形成したり、他に高抵抗性窒化膜などの耐圧構造を作り込む。

【0061】エピタキシャル層16の成長過程は、選択成長である必要はなく、またマスク15は成長後に除去するものであることから、マスク15の表面に多結晶が付着してもかまわない。したがって、エピタキシャル層16の成長条件は結晶性を損なわない範囲であれば、厳しく指定する必要はない。

【0062】[第4の実施形態]超接合構造のセル形状は、必ずしもストライプ状である必要はなく、例えば、図22に示すように、市松模様状であってもかまわない。ただし、第1の実施例で述べたように、選択成長の手段として異方性成長効果を利用する場合は、トレンチの側壁が特異面である必要があり、面方位を慎重に選ばなければならない。原子線または分子線を用いてエピタキシーにおける分子線の直進性を利用する場合は、側壁の面方位を慎重に選ぶ必要はない。

【0063】

【発明の効果】以上説明したように本発明によれば、第1導電型の半導体基板の表面の一部をマスクする第1の工程と、第1の工程でマスクされていない部分に、選択的に第1導電型または第2導電型の半導体エピタキシャル層を成長させ、楕形の断面形状を有する凹凸構造を形成する第2の工程とを有するので、楕形の断面形状を有する半導体凹凸構造をエピタキシャル成長により形成することで、アスペクト比の高いトレンチ構造に相当するものを、プロセスダメージを受けることなく提供できる。これによりダメージ除去工程が不要となり、高品質

で低コストな半導体超接合構造を形成するために有利となる。

【0064】また、第1導電型の半導体トレンチ構造または凹凸構造の非開口部をマスクする第1の工程と、半導体トレンチ構造の内部または凹部内に、選択的に第2導電型の半導体エピタキシャル層を成長させ、半導体トレンチ構造または凹部を半導体エピタキシャル層で埋め込む第2の工程とを有するので、凹凸構造またはトレンチ構造を1回のエピタキシャル成長で埋め込むことにより、超接合構造を得ることが特徴である。従来、アスペクト比の高いトレンチをエピタキシャル層で埋め込むことは、成長中に開口部が塞がってしまうため困難とされてきた。しかし、原子線または分子線を用いてエピタキシーまたはCVD、LPEによる異方性成長効果の利用、あるいはこれら両者を合わせて利用することにより、アスペクト比の高いトレンチであっても開口部が塞がることなくエピタキシャル層で埋め込む方法を提供するものである。また、エピタキシャル成長が1回で終わるため、イオン打ち込みを繰り返す方法に比べてプロセスダメージや不純物汚染を受けにくく、高品質な超接合構造を低コストで量産できるという特徴を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係わる超接合構造の断面図である。

【図2】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その1）である。

【図3】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その2）である。

【図4】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その3）である。

【図5】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その4）である。

【図6】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その5）である。

【図7】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その6）である。

【図8】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その7）である。

【図9】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その8）である。

【図10】本発明の第1の実施形態に係わる超接合構造を主要な製造工程を示した断面図（その9）である。

【図11】MBEで選択成長する場合、入射分子線の直進性を利用することを説明するための図である。

【図12】基板に垂直な方向から大きく離れた運動速度成分をもつ分子を取り除く場合について説明するための図である。

【図13】面積の広い基板にMBEでエピタキシャル成長を行う場合について説明するための図である。

【図14】エピタキシャル成長にMBEを使う場合の他

の例を説明するための図である。

【図15】エビタキシャル成長にLPEを使う場合の説明図である。

【図16】エビタキシャル成長にLPEを使う場合の他の例を示す説明図である。

【図17】完成された超接合構造を示す図である。

【図18】本発明の他の実施形態を説明するための図(その1)である。

【図19】本発明の他の実施形態を説明するための図(その2)である。

【図20】本発明の他の実施形態を説明するための図(その3)である。

【図21】本発明の他の実施形態を説明するための図(その4)である。

【図22】本発明のさらに他の実施形態を説明するための図である。

【符号の説明】

1 n型半導体基板

2 酸化膜または窒化膜マスク

*

* 2a 窓開け部

2b 窒化膜

2c 酸化膜

3 n型エビタキシャル層

4 酸化膜または窒化膜マスク

5 p型エビタキシャル層

6 分子線

7 分子線ソース

8、8a~8c 分子線吸着用筒

10 9 分子線の速度分布

10 基板の平行移動

11 基板の自転

12 Siを溶解したInまたはSn融液

13 開口部

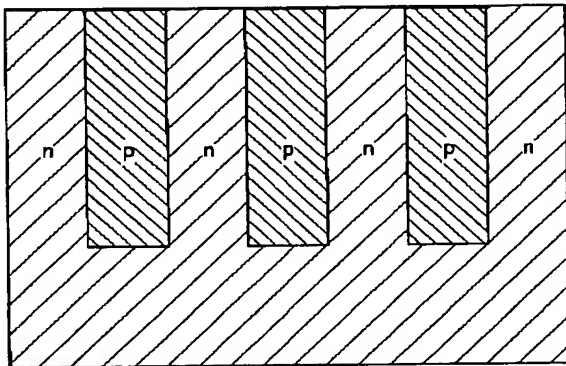
14 合金

15 マスク

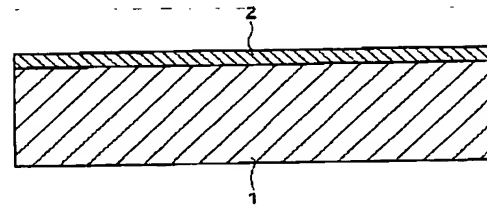
16 エビタキシャル層

17 ガードリング

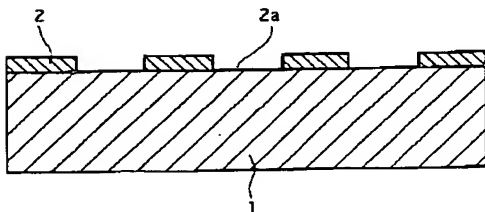
【図1】



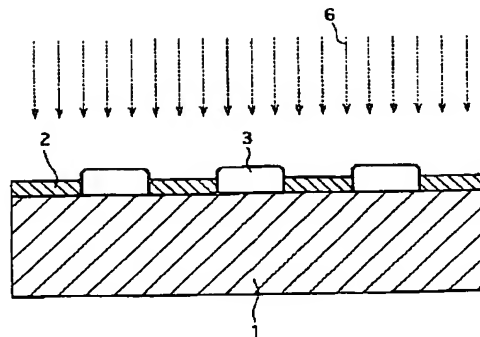
【図2】



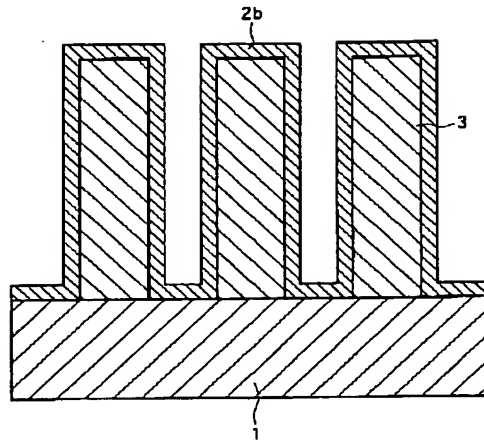
【図3】



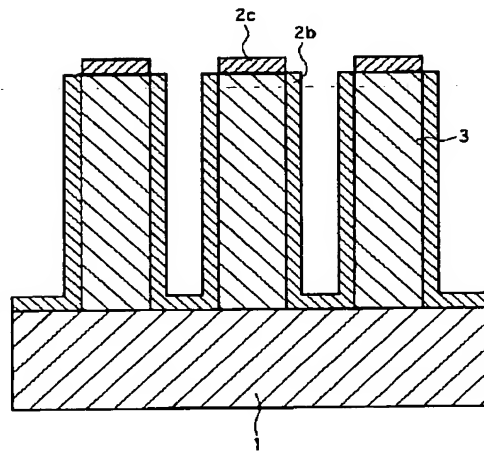
【図4】



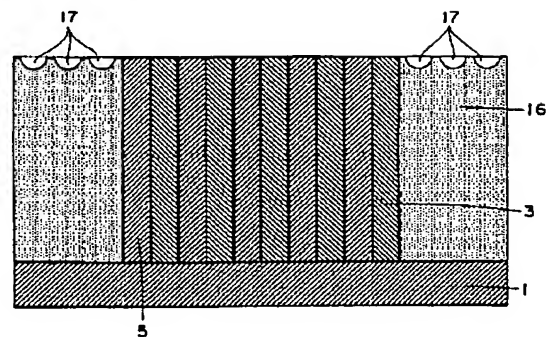
【図6】



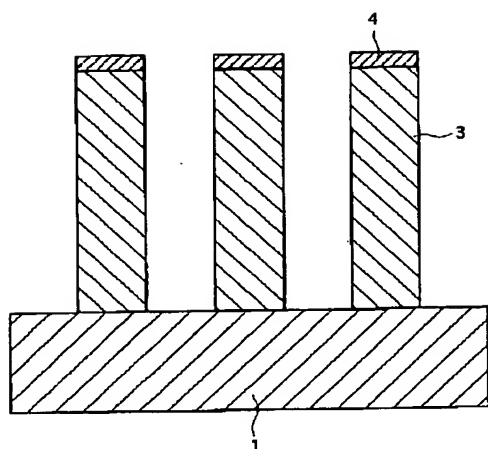
【圖8】



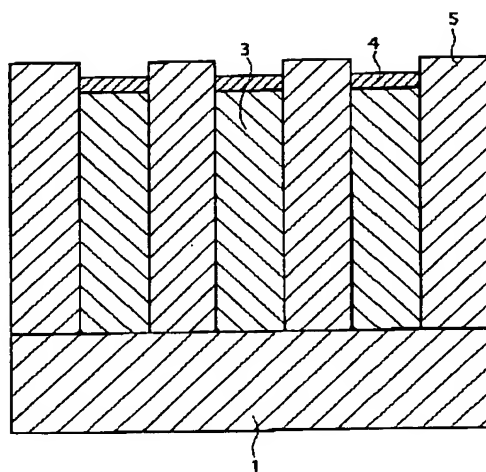
【図 21】



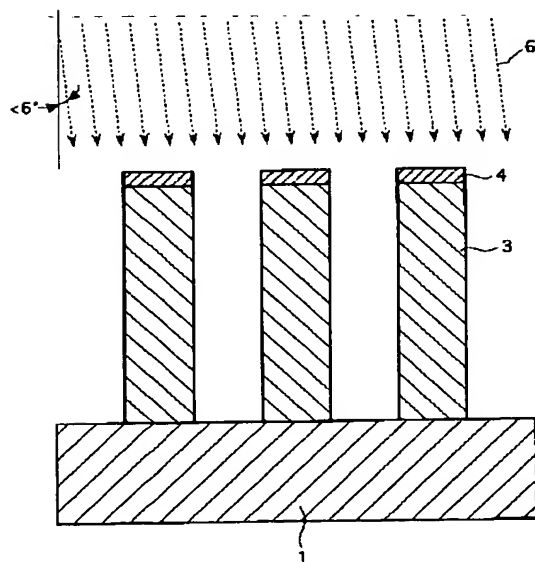
【図9】



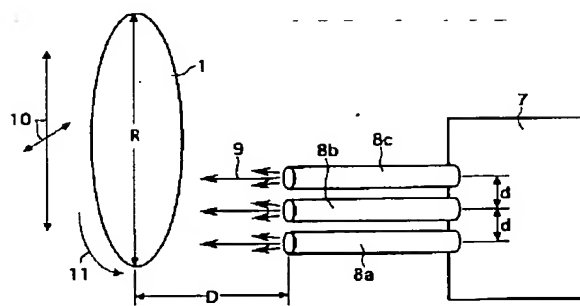
【図10】



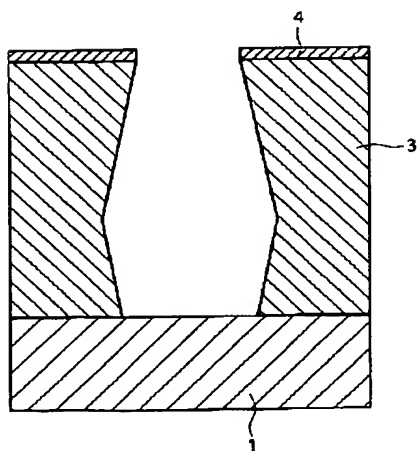
【図11】



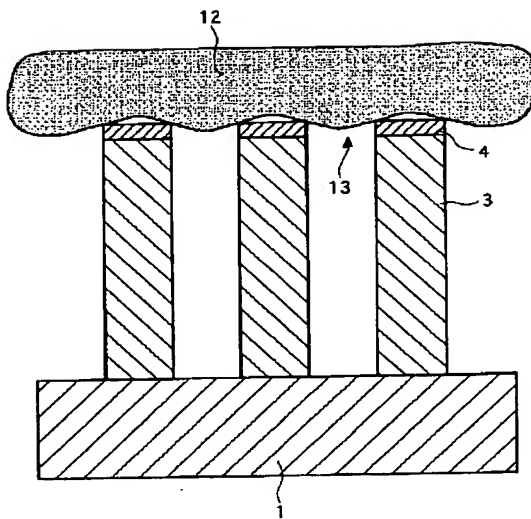
【図13】



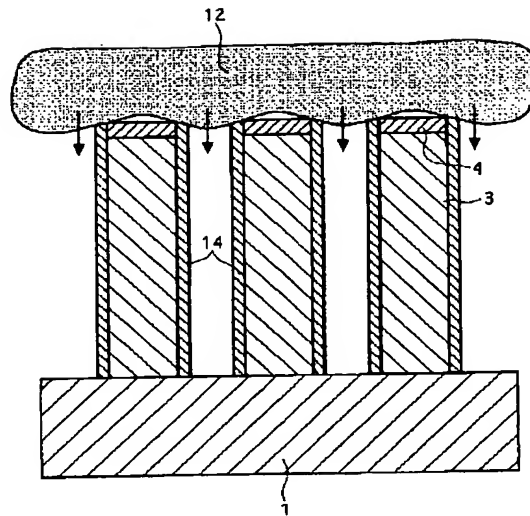
【図14】



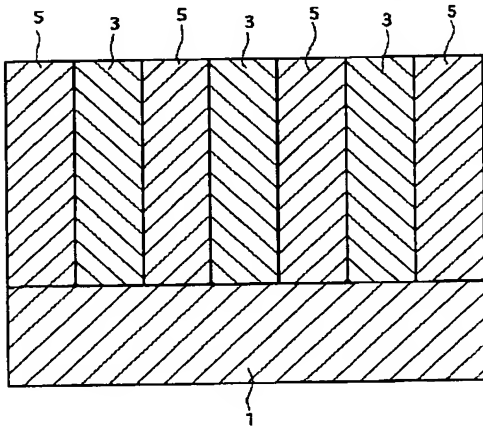
【図15】



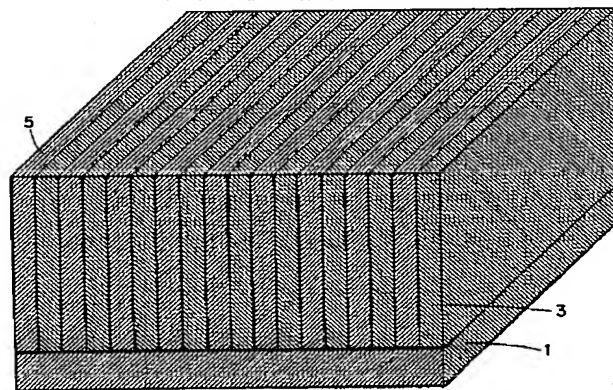
【図16】



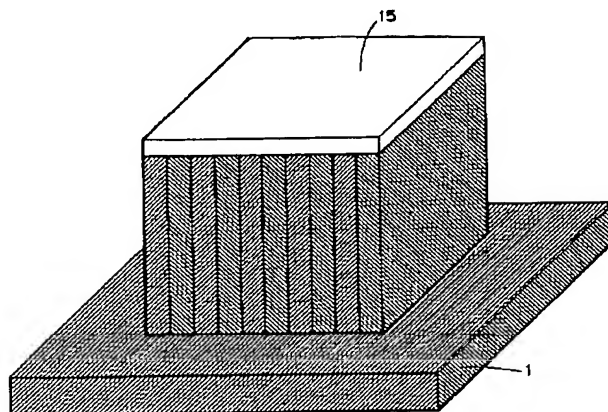
【図17】



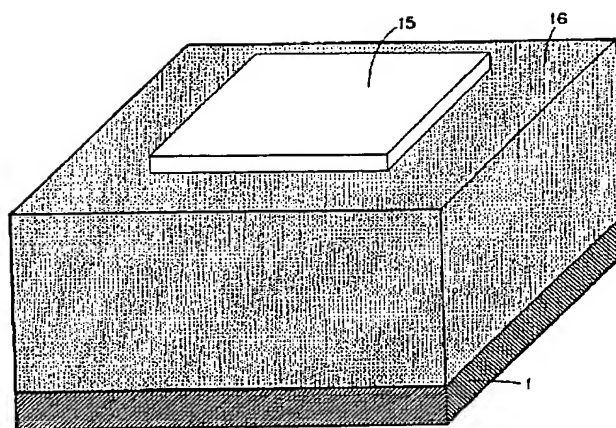
【図18】



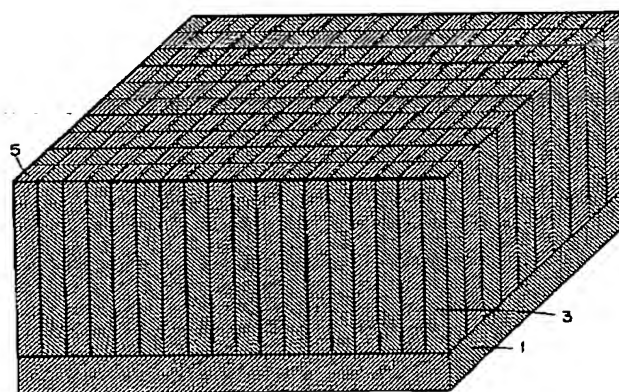
【図19】



【図20】



【図22】



フロントページの続き

(72)発明者 西永 頌
愛知県名古屋市天白区塩釜口1丁目501番
地 名城大学内
(72)発明者 成塚 重弥
愛知県名古屋市天白区塩釜口1丁目501番
地 名城大学内

(72)発明者 岸本 大輔
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内
(72)発明者 清水 了典
神奈川県川崎市川崎区田辺新田1番1号
富士電機株式会社内

Fターム(参考) 5F005 AF02 AH02 BA02 CA04